

?s an,pn=jp 59062272

0 AN=JP 59062272

3 PN=JP 59062272

S1 3 AN,PN=JP 59062272

?t sl/5/all

1/5/1 (Item 1 from file: 345)

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat
(c) 2003 EPO. All rts. reserv.

4597037

Basic Patent (No,Kind,Date): JP 59062272 A2 840409 <No. of Patents: 001>

PATENT FAMILY:

JAPAN (JP)

Patent (No,Kind,Date): JP 59062272 A2 840409

SMEAR REDUCER (English)

Patent Assignee: SONY CORP

Author (Inventor): NAGUMO FUMIO

Priority (No,Kind,Date): JP 82170919 A 821001

Applic (No,Kind,Date): JP 82170919 A 821001

IPC: * H04N-005/21; H04N-005/30

Derwent WPI Acc No: * G 84-124734

JAPIO Reference No: * 080167E000049

Language of Document: Japanese

1/5/2 (Item 1 from file: 347)

DIALOG(R)File 347:JAPIO

(c) 2003 JPO & JAPIO. All rts. reserv.

01350672 **Image available**

SMEAR REDUCER

PUB. NO.: 59-062272 A]

PUBLISHED: April 09, 1984 (19840409)

INVENTOR(s): NAGUMO FUMIO

APPLICANT(s): SONY CORP [000218] (A Japanese Company or Corporation), JP
(Japan)

APPL. NO.: 57-170919 [JP 82170919]

FILED: October 01, 1982 (19821001)

INTL CLASS: [3] H04N-005/21; H04N-005/30

JAPIO CLASS: 44.6 (COMMUNICATION -- Television)

JAPIO KEYWORD:R098 (ELECTRONIC MATERIALS -- Charge Transfer Elements, CCD & BBD)

JOURNAL: Section: E, Section No. 258, Vol. 08, No. 167, Pg. 49, August
02, 1984 (19840802)

ABSTRACT

PURPOSE: To prevent the deterioration in picture quality by eliminating the smear component of an image pickup output signal read out from an image sensor such as CCD.

CONSTITUTION: Smear information for one horizontal scanning line's share representing the smear component included in an image pickup output signal read out from a solid-image sensor 10 is written in a 1H memory 20. This smear information is applied to a compensation processing circuit 40, returned to the 1H memory 20 via a signal selecting switch 25 and read out repetitively over the effective scanning period during one field period. The compensating processing circuit 40 processes the compensation to eliminate the smear component in the image pickup output signal by subtracting and synthesizing the image pickup output signal and the compensation signal at an arithmetic amplifier 41. An operation circuit 30 calculates the smear compensation region as to the image pickup output signal and controls a switch 42 of the compensation processing circuit 40 so as to apply the compensation processing by the compensation processing circuit 40 only to the said smear compensation region.

JP-A-59-62272

⑬ 日本国特許庁 (JP)
⑭ 公開特許公報 (A)

⑮ 特許出願公開
昭59-62272

⑯ Int. Cl.³
H 04 N 5/21
5/30

識別記号

庁内整理番号
6940-5C
6940-5C

⑰ 公開 昭和59年(1984)4月9日

発明の数 1
審査請求 未請求

(全 4 頁)

⑱ スミアリデューサ

smear reducer

⑲ 特 願 昭57-170919

⑳ 出 願 昭57(1982)10月1日

㉑ 発 明 者 名雲文男

厚木市旭町4丁目14番1号ソニ

一株式会社厚木工場内

㉒ 出 願 人 ソニー株式会社

東京都品川区北品川6丁目7番
35号

㉓ 代 理 人 弁理士 小池晃 外1名

*applicant
SONY*

明 細 書

1. 発明の名称

スミアリデューサ

2. 特許請求の範囲

固体イメージセンサから読出される撮像出力信号の一水平走査ライン分のスミア情報を記憶するメモリと、上記撮像出力信号についてスミア補正領域を算出する演算回路と、この演算回路にて算出された補正領域について上記メモリから読出されるスミア情報に基づいて上記撮像出力信号に選択的に補正処理を施す補正処理回路とを有し、固体イメージセンサから読出される撮像出力信号中のスミア成分を上記補正処理回路にて除去するようにしたスミアリデューサ。

3. 発明の詳細な説明

<産業上の利用分野>

本発明は、電荷結合素子 (CCD: Charge Coupled Device) 等の固体イメージセンサにおけるスミア現象による画質の劣化を防止するためのスミアリデューサに関する。

<背景技術とその問題点>

従来より、固体撮像装置では、CCD等の電荷伝送素子にて形成したインタライントランスファ型やフレームトランスファ型の固体イメージセンサがイメージャとして用いられている。そして、撮像光をイメージャの各受光部に常時照射しておき、上記イメージャから1フィールド期間あるいは1フレーム期間毎に撮像出力信号を読出すことにより撮像動作を行っている。

ところで、固体イメージセンサでは、受光部にて得られる信号電荷を伝送する構成となつているので、その伝送部に不電荷が漏洩したり熱的に助長されることによつて、所謂スミア現象やブルーミング現象が発生し、画質の劣化を生ずることが知られている。上記スミア現象は、被写体に局所的な輝点があつた場合に、上記輝点からの高輝度の撮像光によつて発生する電荷が伝送部に漏洩することによつて発生するもので、通常のインタライントランスファ型やフレームトランスファ型の固体イメージセンサでは図1図に示すように輝

点1を通る縦線2となつて画面に現われる。上記スミア現象による画質劣化は、通常のインターライントランスファ型やフレームトランスファ型の固体イメージセンサの場合、画面上に完全な縦線2となつて現われるので、例えば垂直ブランキング期間中にスミア成分を検出して、次の1フィールド期間に亘つて補正処理を施すことにより防止することができる。

また、上記ブルーミング現象は、固体イメージセンサ自体で不要電荷が熱励起されることに起因するもので、画面全体の画質劣化となつて現われる。本件出願人は、上記ブルーミング現象による画質劣化を防止する手段として、固体イメージセンサの各受光部に得られる信号電荷を転送部に移す直前に、上記転送部に残存している不要電荷を高速度転送して掃捨てしてしまうようにしたCCDイメージセンサを先に提案している。このように、不要電荷の掃捨てを行つた場合には、スミア成分の一部も掃捨てられてしまうので、スミア現象による画質劣化が第2図に示すように輝度3の下側に

尾を引いたような縦線4となつて現われる。

従つて、単純に1フィールド期間に亘つてスミア補正を施こしてしまうと、第2図中に破線にて示すAの領域が過剰に補正されてしまい、この領域Aが縦線となつて画面上に現われて画質劣化を有効に防止することができない。

<発明の目的>

そこで、本発明は、不要電荷の掃捨て処理を行なうようにした固体イメージセンサにおけるスミア現象による画質劣化を有効に防止して、画質の向上を図ることを可能にした新規な構成のスミアリデューサを提供するものである。

<発明の概要>

本発明は、上述の目的に達成するために固体イメージセンサから読出される撮像出力信号の1水平走査ライン分のスミア情報を記憶するメモリと、上記撮像出力信号についてスミア補正領域を算出する演算回路と、この演算回路にて算出された補正領域について上記メモリから読出されるスミア情報に基いて上記撮像出力信号に選択的に補正処

理を施す補正処理回路とを有し、固体イメージセンサから読出される撮像出力信号中のスミア成分を上記補正処理回路にて除去するようにしたことを特徴とするものである。

<実施例>

以下、本発明の実施例について図面に従い詳細に説明する。

第3図のブロック図に示す実施例は、CCDにて形成した固体イメージセンサ10から読出される撮像出力信号について、スミア成分を除去するようにしたものであつて、一水平走査ライン分の記憶内容を有する1Hメモリ20と、上記撮像出力信号についてスミア補正領域を算出する演算回路30と、上記メモリ20から読出されるスミア情報に基いて上記撮像出力信号にスミア補正処理を施す補正処理回路40とを備えている。

この実施例において、固体イメージセンサ10から読出される撮像出力信号は、バッファ増幅器11を介して、上記1Hメモリ20、演算回路30および補正処理回路40に供給されている。上

記1Hメモリ20には、固体イメージセンサ10から読出される撮像出力信号に含まれるスミア成分を示す1水平走査ライン分のスミア情報が次のようにして蓄込まれる。

すなわち1Hメモリ20には、上記撮像出力信号が信号選択スイッチ25を介して供給されるようになつており、垂直ブランキング期間中の1水平走査ライン分の撮像出力信号が1フィールド毎に蓄込まれる。上記1Hメモリ20に蓄込まれる撮像出力信号を与える固体イメージセンサ10の1水平走査ライン分の受光部に遮光を施こしておくことにより、上記1水平走査ライン分の撮像出力信号は、固体イメージセンサ10で発生したスミア現象による電荷で形成されることとなる。従つて、上記1Hメモリ20には、1水平走査ライン分のスミア情報を蓄込むことができる。

上記1Hメモリ20から読出される1水平走査ライン分のスミア情報は、補正処理回路40に供給されるとともに、上記信号選択スイッチ25を介して該1Hメモリ20に戻されており、1フイ

ールド期間中の有効走査期間中に亘つて繰返して読出されるようになつている。

また、上記補正処理回路40は、演算増幅器41とスイッチ42とから成り、上記撮像出力信号が演算増幅器41の正側入力端子に供給され、上記1Hメモリ20から読出されるスミア情報がスイッチ42を介して上記演算増幅器41の負側入力端子に供給されている。この補正処理回路40は、上記1Hメモリ20からスミア情報を補正信号として、上記撮像出力信号と補正信号とを演算増幅器41にて演算合成することによつて、上記撮像出力信号中のスミア成分を除去する補正処理を行なう。上記補正処理回路40に設けたスイッチ42は、演算回路30の出力により制御されており、上記撮像出力信号に選択的に補正処理を施す働きをする。

さらに、上記演算回路30は、固体イメージセンサ10から読出される撮像出力信号についてスミア補正領域を算出し、上記補正処理回路40による補正処理を上記スミア補正領域についてのみ

1Hシフトレジスタから成り、固体イメージセンサ10の水平伝送クロックに等しい伝送クロックCKが供給されているとともに、垂直同期信号に同期したリセットパルスPRが供給されている。さらに、上記ANDゲート回路34は、上記レベル比較回路31からの比較出力xの反転入力 \bar{x} とORゲート回路32からの論理和出力yとの論理積出力zを上記補正処理回路40のスイッチ42の制御信号として出力する。

上述の如き構成の演算回路30では、例えば上記第2図に示した階層における各領域A、B、Cを通る各1水平走査ライン $1A$ 、 $1B$ 、 $1C$ の撮像出力信号に対して第5図のタイムチャートにて示すような演算動作を行つて、スミア補正領域Cを検出することができる。なお、一般に固体イメージセンサではその受光部にて得られる信号電荷すなわち撮像出力信号の信号レベルXが第6図に示すように撮像光の光量Sに比例して増加し飽和レベル(X_{max})に到する最大光量(S_{max})よりも更に大きな限界光量(S_{limit})以上でスミア現象

が生ずる。従つて、上記補正処理回路40のスイッチ42の制御を行なう。この演算回路30は、例えば第4図に具体的な回路構成を示してあるように、レベル比較回路31、ORゲート回路32、1H遅延回路33、およびANDゲート回路34にて構成されている。

上記レベル比較回路35は、固体イメージセンサ10からの撮像出力信号の信号レベルXと比較基準レベル(X_{comp})とを比較し、上記比較基準レベル(X_{comp})よりも信号レベルXが高いとき、すなわち被写体の輝点に対応する期間に論理「1」の比較出力xをORゲート回路32およびANDゲート回路34に供給する。上記ORゲート回路32は、上記比較出力xと1H遅延回路33からの読出し出力y'との論理和出力yを上記1H遅延回路33およびANDゲート回路34に供給する。上記1H遅延回路33は、上記ORゲート回路からの論理和出力yを1水平走査期間1Hだけ遅延した読出し出力y'を上記ORゲート回路32に供給している。この1H遅延回路32は、1ビットの

が発生する。従つて、上記演算回路30におけるレベル比較回路31には上記最大光量(S_{max})よりも小さな光量の例えばホワイトクリップレベルに相当する比較基準レベル(X_{comp})を与えておけば、画像の輝点3を検出してスミア補正を確実に行なうことができる。

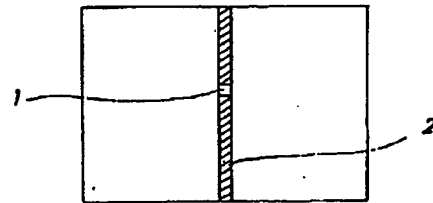
<発明の効果>

上述の実施例の説明から明らかなように、本発明によれば、固体イメージセンサにおいて発生したスミア成分を含んだ撮像出力信号についてのみ選択的にスミア補正処理を施すことができ、過補正による画質劣化を生ずることなく、スミア成分による画質劣化を有効に防止することのできるスミアリデュースを提供することができる。

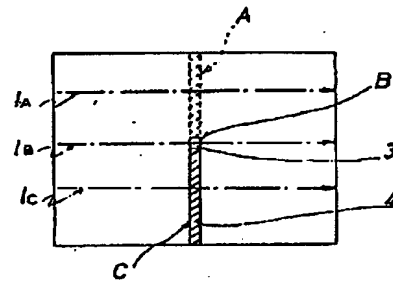
4. 図面の簡単な説明

第1図は一般的に固体イメージセンサにおけるスミア現象による画質劣化の状態を説明するための模式図である。第2図は不要電荷の掃捨て処理を行つた場合のスミア現象による画質劣化の状態を説明するための模式図である。

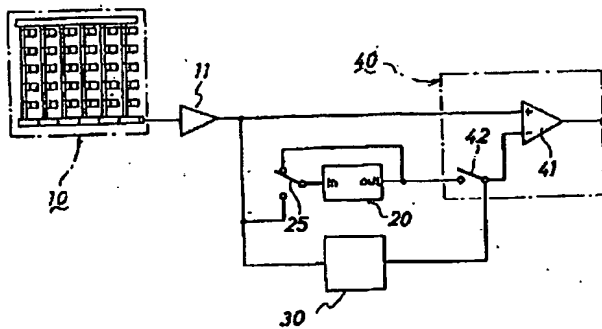
第 1 図



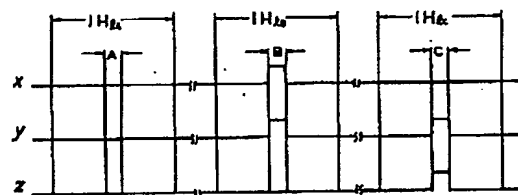
第 2 図



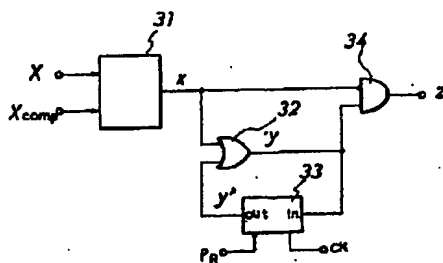
第 3 図



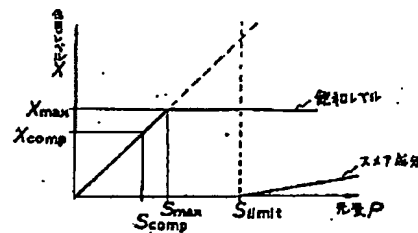
第 5 図



第 4 図



第 6 図



第 3 図は本発明の一実施例を示すブロック図である。第 4 図は上記実施例に適用される演算回路の具体的な構成例を示すブロック図である。第 5 図は上記実施例の動作を示すタイムチャートである。第 6 図は固体イメージセンサの動作特性を示す特性線図である。

- 10 ... 固体イメージセンサ
- 20 ... 1Hメモリ
- 30 ... 演算回路
- 40 ... 補正処理回路

特許出願人 ソニー株式会社

代理人 弁理士 小池 晃
田村 榮一